



# (12)发明专利申请

(10)申请公布号 CN 110400809 A

(43)申请公布日 2019.11.01

(21)申请号 201910671374.9

(22)申请日 2019.07.24

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 李恭檀 徐铨植

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.

H01L 27/12(2006.01)

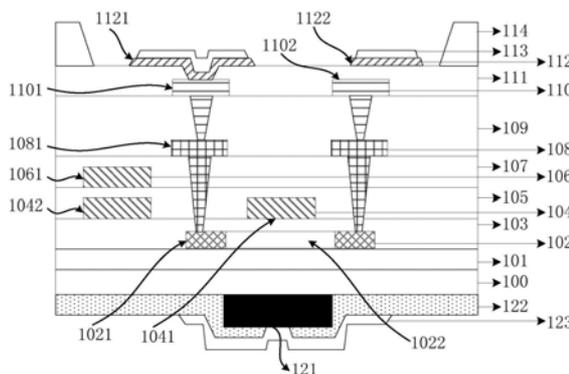
权利要求书1页 说明书6页 附图3页

## (54)发明名称

TFT驱动背板及Micro-LED显示器

## (57)摘要

本发明揭露一种TFT驱动背板及Micro-LED显示器,通过在衬底基板的侧面以及下方制备用于连接驱动芯片的金属走线层,减少了大尺寸的Micro-LED应用中面板拼接时的边框;通过在制备金属走线层的同时,在衬底基板的下表面并相对于所述有源层的位置制备用于阻挡环境光的金属光阻挡层,可以在制备薄膜晶体管的时候节省原有的金属遮光层的沉积和图形化步骤,减少了制备TFT驱动背板时的工艺步骤,节约制备成本。



1. 一种TFT驱动背板,其特征在于,包括:
  - 一衬底基板;
  - 至少一薄膜晶体管,设于所述衬底基板的上方,所述薄膜晶体管包括一有源层;
  - 至少一金属光阻挡层,设于所述衬底基板的下表面并相对于所述有源层的位置,用于对所述有源层进行遮光保护;以及
  - 一金属走线层,设于所述衬底基板的侧面以及所述金属光阻挡层的下方,用于连接外部驱动芯片。
2. 如权利要求1所述的TFT驱动背板,其特征在于,所述金属光阻挡层的长度大于所述有源层的沟道区的长度,所述金属光阻挡层的宽度大于所述有源层的沟道区的宽度,且所述有源层的沟道区与所述金属光阻挡层中心对齐。
3. 如权利要求1所述的TFT驱动背板,其特征在于,所述TFT驱动背板进一步包括:
  - 一背面绝缘层,设于所述金属光阻挡层的下表面并覆盖所述金属光阻挡层及所述衬底基板的下表面;
  - 所述金属走线层设于所述衬底基板的侧面以及所述背面绝缘层的下表面,并通过形成在所述背面绝缘层上的通孔与所述金属光阻挡层相接触。
4. 如权利要求1所述的TFT驱动背板,其特征在于,所述金属走线层采用透明导电材料制成。
5. 如权利要求1所述的TFT驱动背板,其特征在于,所述薄膜晶体管为顶栅氧化物薄膜晶体管。
6. 如权利要求1所述的TFT驱动背板,其特征在于,所述薄膜晶体管采用顶栅低温多晶硅技术制成。
7. 如权利要求1所述的TFT驱动背板,其特征在于,所述薄膜晶体管包括单层源/漏金属层或多层源/漏金属层。
8. 如权利要求1所述的TFT驱动背板,其特征在于,所述TFT驱动背板进一步包括:
  - 依次设于所述有源层的沟道区表面的一栅极绝缘层及一栅极金属层,所述栅极金属层构成所述薄膜晶体管的栅极;
  - 一介电绝缘层,覆盖所述衬底基板、所述有源层、所述栅极绝缘层及所述栅极金属层;
  - 以及
  - 一源/漏极金属层,设于所述介电绝缘层上,所述源/漏极金属层构成所述薄膜晶体管的源/漏极,所述源/漏极通过通孔与所述有源层的源/漏极接触区相接触。
9. 如权利要求1所述的TFT驱动背板,其特征在于,所述TFT驱动背板进一步包括:设于所述有源层及所述衬底基板之间的一缓冲层。
10. 一种Micro-LED显示器,其特征在于,所述Micro-LED显示器包括如权利要求1-9任意一项所述的TFT驱动背板。

## TFT驱动背板及Micro-LED显示器

### 技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种用于大尺寸的Micro-LED显示的TFT驱动背板及Micro-LED显示器。

### 背景技术

[0002] Micro-LED技术,即LED微缩化和矩阵化技术,是指在一个芯片上集成的高密度微小尺寸的LED阵列,如LED显示屏每一个像素可定址、单独驱动点亮,将像素点距离从毫米级降低至微米级。Micro-LED的一个重要应用领域是超大尺寸的显示。

[0003] 目前,Micro-LED所用的驱动背板为顶栅低温多晶硅薄膜晶体管(Top Gate LTPS TFT)。目前低温多晶硅薄膜晶体管(LTPS)仅能在6代线(玻璃尺寸1.5米×1.85米)进行生产,母板玻璃尺寸较小,在针对超大尺寸的应用方面产能容易遇到瓶颈。

[0004] 另外,在大尺寸的Micro-LED应用中多采用拼接技术。常规面板的边缘区域为走线和与驱动芯片连接的区域,通常为3-50mm。因此在拼接时的边框会形成黑线,影响显示效果。

[0005] 因此,如何减少拼接时的边框并减少制备薄膜晶体管驱动背板时的工艺步骤,是目前面向Micro-LED显示应用技术发展急需解决的技术问题。

### 发明内容

[0006] 本发明的目的在于,针对现有技术存在的问题,提供一种TFT驱动背板及Micro-LED显示器,可以实现满足大尺寸Micro-LED显示需求,减少拼接时的边框并减少制备薄膜晶体管驱动背板时的工艺步骤。

[0007] 为实现上述目的,本发明提供了一种TFT驱动背板,包括:一衬底基板;至少一薄膜晶体管,设于所述衬底基板的上方,所述薄膜晶体管包括一有源层;至少一金属光阻挡层,设于所述衬底基板的下表面并相对于所述有源层的位置,用于对所述有源层进行遮光保护;以及一金属走线层,设于所述衬底基板的侧面以及所述金属光阻挡层的下方,用于连接外部驱动芯片。

[0008] 为实现上述目的,本发明还提供了一种Micro-LED显示器,所述Micro-LED显示器包括本发明所述的TFT驱动背板。

[0009] 本发明的优点在于:本发明通过在衬底基板的侧面以及下方制备用于连接驱动芯片的金属走线层,减少了大尺寸的Micro-LED应用中面板拼接时的边框;通过在制备金属走线层的同时,在衬底基板的下表面并相对于所述有源层的位置制备用于阻挡环境光的金属光阻挡层,可以在制备薄膜晶体管的时候节省原有的金属遮光层的沉积和图形化步骤,减少了制备TFT驱动背板时的工艺步骤,节约制备成本。

### 附图说明

[0010] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使

用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其它的附图。

- [0011] 图1A,本发明TFT驱动背板第一实施例的层状结构示意图;
- [0012] 图1B,现有TFT阵列基板第一实施例的层状结构示意图;
- [0013] 图2A,本发明TFT驱动背板第二实施例的层状结构示意图;
- [0014] 图2B,现有TFT阵列基板第二实施例的层状结构示意图;
- [0015] 图3,不同波长的光对薄膜晶体管电性的影响示意图。

### 具体实施方式

[0016] 下面详细描述本发明的实施方式,所述实施方式的示例在附图中示出,其中自始至终相同或类似的标号表示相同或类似的组件或具有相同或类似功能的组件。本发明所提到的方向用语,例如:上、下、左、右、前、后、内、外、侧面等,仅是参考附图的方向。以下通过参考附图描述的实施方式及使用的方向用语是示例性的,仅用于解释本发明,而不能理解为对本发明的限制。此外,本发明提供了的各种特定的工艺和材料的例子,但是本领域普通技术人员可以意识到其它工艺的应用和/或其它材料的使用。

[0017] 本发明提出了一种新型的适用于大尺寸Micro-LED应用的TFT驱动背板,所述TFT驱动背板包括:一衬底基板;至少一薄膜晶体管,设于所述衬底基板的上方,所述薄膜晶体管包括一有源层;至少一金属光阻挡层(Metal Light Shield Layer),设于所述衬底基板的下表面并相对于所述有源层的位置,用于对所述有源层进行遮光保护;以及一金属走线层,设于所述衬底基板的侧面以及所述金属光阻挡层的下方,用于连接外部驱动芯片。

[0018] 可选地,所述薄膜晶体管可以为顶栅氧化物薄膜晶体管,或采用顶栅低温多晶硅技术制成的顶栅低温多晶硅薄膜晶体管。

[0019] 可选地,所述薄膜晶体管包括单层源/漏金属层或多层源/漏金属层。

[0020] 具体的,所述TFT驱动背板进一步包括:依次设于所述有源层的沟道区表面的一栅极绝缘层及一栅极金属层,所述栅极金属层构成所述薄膜晶体管的栅极;一介电绝缘层,覆盖所述衬底基板、所述有源层、所述栅极绝缘层及所述栅极金属层;以及一源/漏极金属层,设于所述介电绝缘层上,所述源/漏极金属层构成所述薄膜晶体管的源/漏极,所述源/漏极通过通孔与所述有源层的源/漏极接触区相接触。

[0021] 采用本发明TFT驱动背板,可以将驱动芯片放置在驱动背板的背面,以压缩面板边框,可以减少大尺寸的Micro-LED应用中面板拼接时的边框,满足大尺寸Micro-LED显示需求。同时,金属光阻挡层能够起到与现有薄膜晶体管中金属遮光层(Shield Metal Layer)相同的作用,因此本发明驱动背板的薄膜晶体管中不再需要金属遮光层,从而在制备薄膜晶体管的时候可以节省原有的金属遮光层的沉积和图形化步骤,进而减少制备TFT驱动背板时的工艺步骤,节约制备成本。

[0022] 请参阅图1A-1B,其中图1A为本发明TFT驱动背板第一实施例的层状结构示意图,图1B现有TFT阵列基板第一实施例的层状结构示意图作为对比。

[0023] 如图1A所示,在本实施例中,本发明TFT驱动背板包括:一衬底基板100;至少一设于所述衬底基板100上方的薄膜晶体管(其结构在后文详述),所述薄膜晶体管包括一有源

层 (Act) 102, 所述有源层 102 包括沟道区 1022; 至少一金属光阻挡层 (Metal Light Shield Layer) 121, 设于所述衬底基板 100 的下表面并相对于所述有源层 102 的位置, 用于对所述有源层 102 进行遮光保护; 一背面绝缘层 122, 设于所述金属光阻挡层 121 下表面并覆盖所述金属光阻挡层 121 及所述衬底基板 100 下表面; 以及一金属走线层 123, 设于所述衬底基板的侧面以及所述背面绝缘层 122 的下表面, 并通过形成在所述背面绝缘层 122 上的通孔与所述金属光阻挡层 121 相接触, 用于连接外部驱动芯片。即, 在衬底基板 100 的背面制备金属走线层 123 的同时制备金属光阻挡层 121, 金属光阻挡层 121 能够起到与现有薄膜晶体管中金属遮光层相同的作用, 从而在制备薄膜晶体管的时候可以节省原有的金属遮光层的沉积和图形化步骤。

[0024] 具体的, 所述金属光阻挡层 121 的材料为具有光阻挡作用的金属, 例如 IZO、CuCa 叠加构成的复合层, 也可以为其它具有光阻挡作用的金属材料。优选的, 所述金属光阻挡层 121 的长度和宽度均大于所述有源层 102 的沟道区 1022 的长度和宽度, 且两者中心对齐, 从而有效阻挡环境光, 以对所述有源层 102 进行遮光保护。

[0025] 具体的, 所述背面绝缘层 122 可以为氧化硅 ( $\text{SiO}_x$ ) 层, 或氮化硅 ( $\text{SiN}_x$ ) 层, 或氮氧化硅 ( $\text{SiO}_x\text{Ny}$ ) 层。

[0026] 具体的, 所述金属走线层 123 用于连接外部驱动芯片, 以传输外部驱动芯片的驱动 IC 信号到显示区域。从而可以将驱动芯片放置在驱动背板的背面, 以压缩面板边框。优选地, 金属走线层 123 采用透明导电材料 (ITO) 制成。

[0027] 本发明通过在制备金属走线层的同时, 在衬底基板的下表面并相对于所述有源层的位置制备用于阻挡环境光的金属光阻挡层, 可以在制备薄膜晶体管的时候节省原有的金属遮光层的沉积和图形化步骤, 减少了制备 TFT 驱动背板时的工艺步骤, 节约制备成本。

[0028] 在本实施例中, 所述薄膜晶体管采用顶栅低温多晶硅 (Low Temperature Polysilicon, 简称 LTPS) 技术制成。LTPS 技术是通过成膜、曝光、蚀刻叠加不同图形不同材质的膜层以形成低温多晶硅驱动电路, 其为发光器件提供点亮信号以及稳定的电源输入。

[0029] 优选地, 在本实施例中, 衬底基板 100 与有源层 102 之间还设有缓冲层 (Buffer) 101。

[0030] 具体的, 在本实施例中, 所述 TFT 驱动背板包括: 设于所述衬底基板 100 上 (或设于所述缓冲层 101 上) 的一有源层 (Act) 102, 设于所述有源层 102 上并覆盖所述有源层 102 及所述衬底基板 100 (或所述缓冲层 101) 的一第一栅极绝缘层 (GI1) 103, 设于所述第一栅极绝缘层 103 上的一第一栅极金属层 (GE1) 104, 设于所述第一栅极金属层 104 上并覆盖所述第一栅极金属层 104 及所述第一栅极绝缘层 103 的一第二栅极绝缘层 (GI2) 105, 设于所述第二栅极绝缘层 105 上的一第二栅极金属层 (GE2) 106, 设于所述第二栅极金属层 106 上并覆盖所述第二栅极金属层 106 及所述第二栅极绝缘层 105 的一介电绝缘层 107, 设于所述介电绝缘层 107 上的一第一源/漏极金属层 (S/D1) 108, 以及设于所述第一源/漏极金属层 108 上并覆盖所述第一源/漏极金属层 108 及所述介电绝缘层 107 的一第一钝化层 (VIA1) 109。

[0031] 所述第一栅极金属层 104 包括图案化的栅极 1041 以及所述 TFT 驱动背板的电容的一第一极板 1042, 所述第二栅极金属层 106 包括所述电容的一第二极板 1061; 所述有源层 102 包括对应于所述栅极 1041 的沟道区 1022, 及位于所述沟道区 1022 两侧的源/漏极接触区 1021; 所述第一源/漏极金属层 108 包括图案化的源/漏极 1081, 所述源/漏极 1081 通过通孔

与所述源/漏极接触区1021相接触。所述有源层102、所述栅极1041、所述源/漏极1081构成所述TFT驱动背板的薄膜晶体管。

[0032] 优选地,在本实施例中,所述TFT驱动背板还包括:设于所述第一钝化层109上的一第二源/漏极金属层(S/D2)110,设于所述第二源/漏极金属层110上并覆盖所述第二源/漏极金属层110的一第二钝化层(VIA2)111,设于所述第二钝化层111上的一第三源/漏极金属层(S/D3)112,以及设于所述第三源/漏极金属层112上的一第一透明导电层(IT01)113。所述第二源/漏极金属层110包括电极连接线1101及第一驱动电源线1102,所述电极连接线1101及所述第一驱动电源线1102分别通过相应的通孔与所述源/漏极1081电连接。所述第三源/漏极金属层112包括图案化的阳极(Anode)1121及第二驱动电源线1122,所述阳极1121通过通孔与所述电极连接线1101相连接。所述第一透明导电层112作为像素电极。本实施例中,所述第一驱动电源线1102用于提供电压驱动信号(VDD),所述第二驱动电源线112用于提供电源开关信号(VSS)。

[0033] 本实施例中,所述第二钝化层111上设有一第三钝化层(VIA3)114,通过对所述第三钝化层115蚀刻,以暴露出所述阳极1121及所述第二驱动电源线1122的制备区域。

[0034] 在本实施例中,所述TFT驱动背板采用三层源/漏金属层。需要说明的是,作为LTPS的主流技术,采用单层源/漏金属层或两层及以上的多层源/漏金属层都是可以采用改进后的本发明所述TFT驱动背板的结构,即在背板背面相对于有源层位置设置一层金属光阻挡层。

[0035] 具体的,所述衬底基板100可以玻璃基板或采用高分子聚合物制备的柔性基板,高分子聚合物可以为聚酰亚胺(PI)。

[0036] 具体的,所述缓冲层213可以为氧化硅( $\text{SiO}_x$ )层或氮化硅( $\text{SiN}_x$ )层,或者由氧化硅层与氮化硅层叠加构成的复合层。

[0037] 具体的,所述第一钝化层(VIA1)107、第二钝化层(VIA2)109、第三钝化层(VIA3)113可以采用相同材料制成。

[0038] 作为对比,如图1B所示,现有技术中TFT阵列基板包括依次层叠设置的一衬底基板100b、一金属遮光层(Shield Metal Layer)121b、一缓冲层101b、一有源层102b、一第一栅极绝缘层(GI1)103b、一第一栅极金属层(GE1)104b、一第二栅极绝缘层(GI2)105b、一第二栅极金属层(GE2)106b、一介电绝缘层(ILD)107b、一第一源/漏极金属层(S/D1)108b以及一第一钝化层(VIA1)109b。采用现有技术中TFT阵列基板的驱动背板还包括:在所述第一钝化层109b上依次层叠设置的一第二源/漏极金属层(S/D2)110b、一第二钝化层(VIA2)111b、一第三源/漏极金属层(S/D3)112b、一第一透明导电层(IT01)113b、以及一第三钝化层(VIA3)114b。也即,现有技术中,在制备薄膜晶体管的时候,需要金属遮光层的沉积和图形化步骤。

[0039] 请参阅图2A-2B,其中图2A为本发明TFT驱动背板第二实施例的层状结构示意图,图2B现有TFT阵列基板第二实施例的层状结构示意图作为对比。与图1A所示实施例的不同之处在于,在本实施例中所述薄膜晶体管为顶栅氧化物薄膜晶体管。

[0040] 具体的,如图2A所示,所述TFT驱动背板包括:一衬底基板200,设于所述衬底基板200上(或设于制备在所述衬底基板200上的一缓冲层201上)的一有源层(Act)202,设于所述有源层202上的一栅极绝缘层(GI)203,设于所述栅极绝缘层203上的一栅极金属层(GE)204,设于所述栅极金属层204上并覆盖所述栅极金属层204、所述栅极绝缘层203、所述有源

层202及所述衬底基板200(或缓冲层201)的一介电绝缘层(ILD)205,设于所述介电绝缘层205上的一第一源/漏极金属层(S/D1)206,以及设于所述第一源/漏极金属层206上并覆盖所述第一源/漏极金属层206及所述介电绝缘层205的一第一钝化层(VIA1)207。

[0041] 所述栅极金属层204包括图案化的栅极2041;所述有源层202包括对应于所述栅极2041的沟道区2022,及位于所述沟道区2022两侧的源/漏极接触区2021;所述第一源/漏极金属层206包括图案化的源/漏极2061,所述源/漏极2061通过通孔与所述源/漏极接触区2021相接触。所述有源层202、所述栅极2041、所述源/漏极2061构成所述TFT驱动背板的薄膜晶体管。

[0042] 优选地,在本实施例中,所述TFT驱动背板还包括:设于所述第一钝化层207上的一第二源/漏极金属层(S/D2)208,设于所述第二源/漏极金属层208上并覆盖所述第二源/漏极金属层208的一第二钝化层(VIA2)209,设于所述第二钝化层209上的一第三源/漏极金属层(S/D3)210,以及设于所述第三源/漏极金属层210上的一第一透明导电层(ITO1)211。

[0043] 所述第二源/漏极金属层208包括电极连接线2081及第一驱动电源线2082,所述电极连接线2081及所述第一驱动电源线2082分别通过相应的通孔与所述源/漏极2061电连接。所述第三源/漏极金属层210包括图案化的阳极(Anode)2101及第二驱动电源线2102,所述阳极2101通过通孔与所述电极连接线2081相连接。所述第一透明导电层211作为像素电极。本实施例中,所述第一驱动电源线2082用于提供电压驱动信号(VDD),所述第二驱动电源线2102用于提供电源开关信号(VSS)。在其它实施例中,所述第三源/漏极金属层111也可以包括阴极。

[0044] 本实施例中,所述第二钝化层209上设有一第三钝化层(VIA3)212,通过对所述第三钝化层212蚀刻,以暴露出所述阳极2101及所述第二驱动电源线2102的制备区域。

[0045] 在本实施例中,所述TFT驱动背板采用三层源/漏金属层。需要说明的是,采用单层源/漏金属层或两层及以上的多层源/漏金属层都是可以采用改进后的本发明所述TFT驱动背板的结构,即在背板背面相对于有源层位置设置一层金属光阻挡层。

[0046] 所述衬底基板200的下表面并相对于所述有源层202的位置,设有一金属光阻挡层(Metal Light Shield Layer)221,用于对所述有源层102进行遮光保护;一背面绝缘层222,设于所述金属光阻挡层221下表面并覆盖所述金属光阻挡层221及所述衬底基板200下表面;以及一金属走线层223,设于所述衬底基板200的侧面以及所述背面绝缘层222的下表面,并通过形成在所述背面绝缘层222上的通孔与所述金属光阻挡层221相接触,用于连接外部驱动芯片。即,在衬底基板200的背面制备金属走线层223的同时制备金属光阻挡层221,金属光阻挡层221能够起到与现有薄膜晶体管中金属遮光层相同的作用,从而在制备薄膜晶体管的时候可以节省原有的金属遮光层的沉积和图形化步骤。

[0047] 作为对比,如图2B所示,现有技术中TFT阵列基板包括依次层叠设置的一衬底基板200b、一金属遮光层(Shield Metal Layer)221b、一缓冲层201b、一有源层202b、一栅极绝缘层(GI)203b、一栅极金属层(GE)204b、一介电绝缘层(ILD)205b、一第一源/漏极金属层(S/D1)206b以及一第一钝化层(VIA1)207b。采用现有技术中TFT阵列基板的驱动背板还包括:在所述第一钝化层207b上依次层叠设置的一第二源/漏极金属层(S/D2)208b、一第二钝化层(VIA2)209b、一第三源/漏极金属层(S/D3)210b、一第一透明导电层(ITO1)211b、以及一第三钝化层(VIA3)212b。也即,现有技术中,在制备薄膜晶体管的时候,需要金属遮光层

的沉积和图形化步骤。

[0048] 请参阅图3,不同波长的光对薄膜晶体管电性的影响示意图。如图2所示,横坐标为栅极电压 $V_{GS}$ (单位为伏特(V)),纵坐标为源/漏极电流 $I_{DS}$ (单位为安培(A)),图中曲线用于示意波长( $\lambda$ )为365nm到700nm的光对薄膜晶体管电性的影响。由图示可以看出,365nm到700nm的光对薄膜晶体管器件的电性特性具有明显的影响,而本发明TFT驱动背板,通过在制备金属走线层的同时,在衬底基板的下表面并相对于所述有源层的位置制备用于阻挡环境光的金属光阻挡层,可以提升薄膜晶体管器件对环境光的抵抗能力,从而可以在制备薄膜晶体管的时候节省原有的金属遮光层的沉积和图形化步骤,减少了制备TFT驱动背板时的工艺步骤,节约制备成本。

[0049] 基于同一发明构思,本发明还提供了一种Micro-LED显示器,所述Micro-LED显示器包括一TFT驱动背板,所述TFT驱动背板采用本发明上述的TFT驱动背板。本发明Micro-LED显示器采用在制备金属走线层的同时,在衬底基板的下表面并相对于所述有源层的位置制备用于阻挡环境光的金属光阻挡层,可以实现满足大尺寸Micro-LED显示需求,减少了大尺寸的Micro-LED应用中面板拼接时的边框,且在制备薄膜晶体管的时候可以节省原有的金属遮光层的沉积和图形化步骤,减少了制备TFT驱动背板时的工艺步骤,节约制备成本。

[0050] 以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员,在不脱离本发明原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本发明的保护范围。



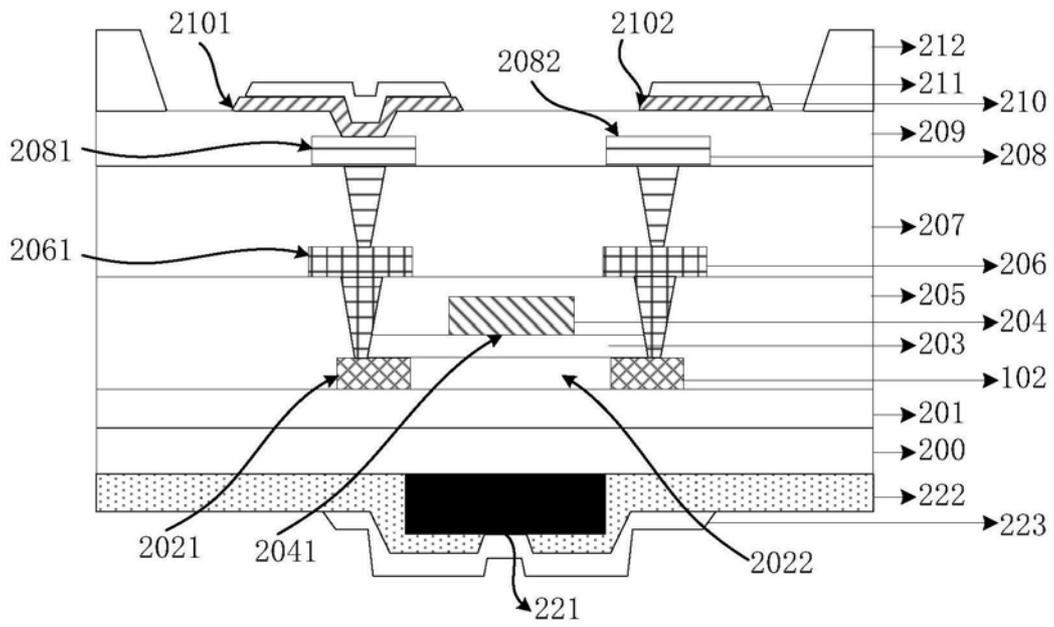


图2A

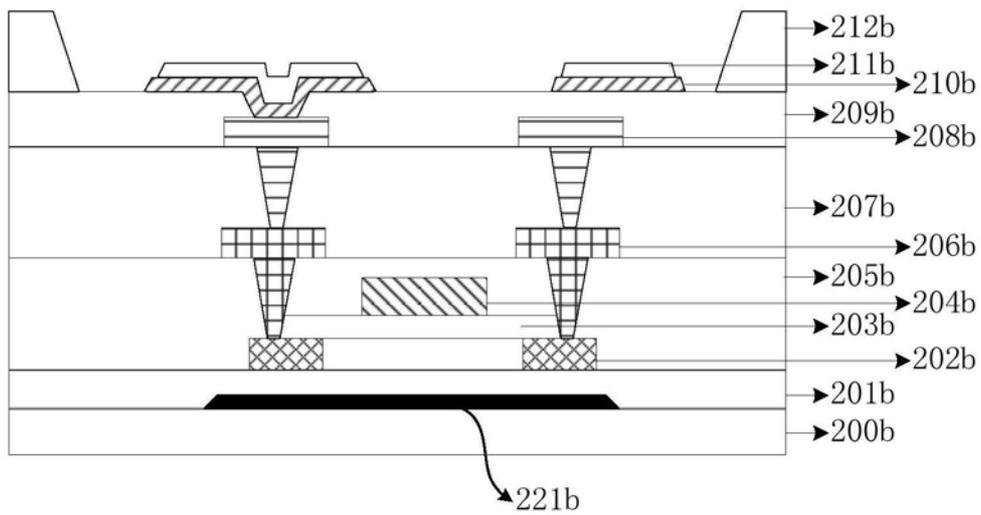


图2B

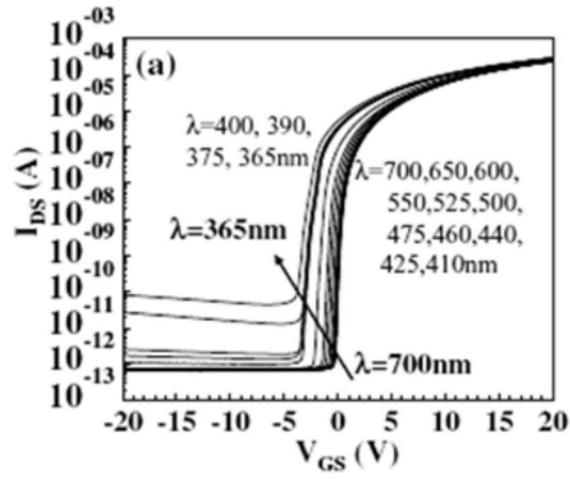


图3

